

ABSTRACT

A method of fabricating a semiconductor device including a first wiring pattern extending in a vertical direction and a second wiring pattern identical in geometry to the 5 first wiring pattern and extending in a (horizontal) direction orthogonal to the vertical direction, including the steps of: employing linearly polarized illumination to perform exposure along a mask pattern including mask patterns (16, 17) used to form the first and second wiring patterns, respectively; and subsequently forming the first and second wiring patterns having a geometry along the mask patterns. The mask patterns to form 10 the first and second wiring patterns are formed to be different in geometry.

(19)世界知的所有権機関
国際事務局(43)国際公開日
2005年9月9日 (09.09.2005)

PCT

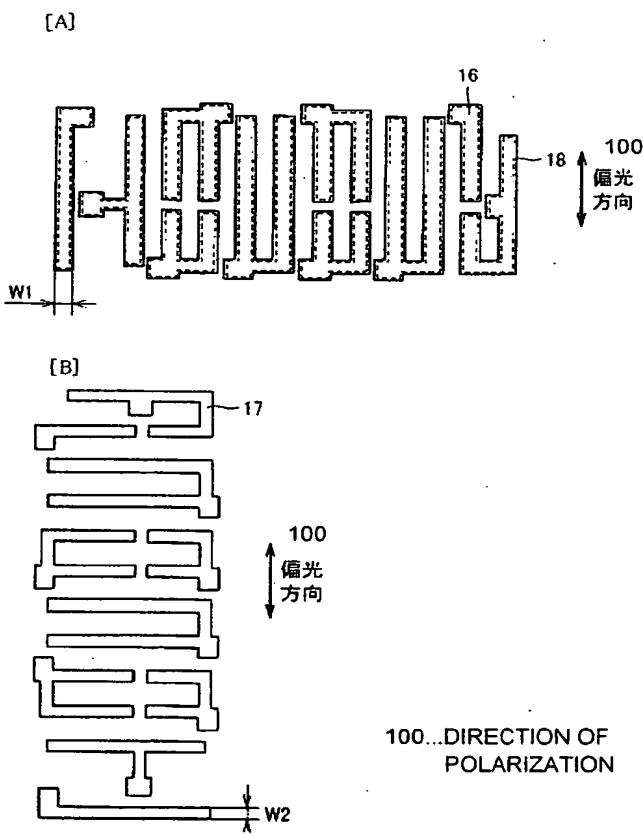
(10)国際公開番号
WO 2005/083515 A1

- (51)国際特許分類⁷: G03F 1/08, H01L 21/027
 (21)国際出願番号: PCT/JP2004/019165
 (22)国際出願日: 2004年12月22日 (22.12.2004)
 (25)国際出願の言語: 日本語
 (26)国際公開の言語: 日本語
 (30)優先権データ:
 特願2004-052047 2004年2月26日 (26.02.2004) JP
 (71)出願人(米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒1006334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP).
- (72)発明者; および
 (75)発明者/出願人(米国についてのみ): 田中 稔彦 (TANAKA, Toshihiko) [JP/JP]; 〒1006334 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内 Tokyo (JP).
 (74)代理人: 深見 久郎, 外 (FUKAMI, Hisao et al.); 〒5300054 大阪府大阪市北区南森町2丁目1番29号 三井住友銀行南森町ビル 深見特許事務所 Osaka (JP).
 (81)指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

〔続葉有〕

(54)Title: PROCESS FOR FABRICATING SEMICONDUCTOR DEVICE AND METHOD FOR GENERATING MASK PATTERN DATA

(54)発明の名称: 半導体装置の製造方法およびマスクパターンデータ作成方法



(57)Abstract: A process for fabricating a semiconductor device having a first wiring pattern extending in the longitudinal direction, and a second wiring pattern having the same shape as the first wiring pattern and extending in the direction (lateral direction) perpendicular to the longitudinal direction. The process comprises a step for performing exposure according to a mask pattern including a mask pattern (16) for forming a first wiring pattern and a mask pattern (17) for forming a second wiring pattern using linear polarization illumination, and a step for forming first and second wiring patterns having shapes corresponding to the mask patterns (16, 17) after the exposure wherein the shapes of the mask patterns (16, 17) for forming first and second wiring patterns are different from each other.

(57)要約: 縦方向に延在する第1配線パターンと、第1配線パターンと同一形状を有し、縦方向と直交する方向(横方向)に延在する第2配線パターンとを有する半導体装置の製造方法であって、直線偏光照明を用い、第1配線パターン形成用のマスクパターン(16)と第2配線パターン形成用のマスクパターン(17)とを含むマスクパターンに従って露光を行なう工程と、露光後にマスクパターン(16, 17)に従った形状の第1と第2配線パターンを形成する工程とを備え、

WO 2005/083515 A1

第1と第2配線パターン形成用のマスクパターン(16, 17)の形状を互いに異ならせている。